

2816
PATENT #6 BT
Attorney Docket No.: 3180.0265
12-31-01

IN THE UNITED STATES PATENT AND TRADEMARK OFFICE

In re Application of:

TAKU UCHINO

Serial No.: 09/661,919

Group Art Unit: 2816

Filed: September 14, 2000

Examiner: Unknown

For: METHOD FOR ESTIMATING POWER
CONSUMPTION AND NOISE LEVELS
OF AN INTEGRATED CIRCUIT, AND
COMPUTER-READABLE RECORDING
MEDIUM STORING A PROGRAM FOR
ESTIMATING POWER CONSUMPTION
AND NOISE LEVELS OF AN
INTEGRATED CIRCUIT

RECEIVED
JUL 17 2001
TECHNOLOGY CENTER 2800

CLAIM FOR PRIORITY

Assistant Commissioner for Patents
Washington, D.C. 20231

Sir:

Under the provisions of 35 U.S.C. § 119, Applicant hereby claims the benefit of the filing date of Japanese Application No. 11-264538, filed September 17, 1999, for the above-identified U.S. patent application.

In support of Applicant's claim for priority, filed herewith is one certified copy of the above.

RECEIVED
DEC 21 2001
Technology Center 2100

Respectfully submitted,

FINNEGAN, HENDERSON, FARABOW,
GARRETT & DUNNER, L.L.P.

Date:

7/12/01

By:

Richard V. Burgujian
Registration No. 31,744

605



PATENT OFFICE
JAPANESE GOVERNMENT

This is to certify that the annexed is a true copy of the following application
as filed with this Office.

Date of Application : September 17, 1999

Application Number : P11-264538

Applicant(s) : KABUSHIKI KAISHA TOSHIBA

RECEIVED
DEC 21 2001
Technology Center 2100

RECEIVED
JUL 17 2001
TECHNOLOGY CENTER 2800

September 1, 2000

Commissioner,
Patent Office

Kouzou OIKAWA

Number of Certificate: 2000-3070698

608

CERTIFIED COPY OF
PRIORITY DOCUMENT

日 本 国 特 許 庁
PATENT OFFICE
JAPANESE GOVERNMENT



別紙添付の書類に記載されている事項は下記の出願書類に記載されて
る事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed
in this Office.

出 願 年 月 日
Date of Application:

1999年 9月17日

願 番 号
Application Number:

平成11年特許願第264538号

願 人
Applicant(s):

株式会社東芝

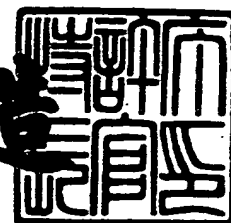
RECEIVED
JUL 17 2001
TECHNOLOGY CENTER 2800

RECEIVED
DEC 21 2001
Technology Center 2100

2000年 9月 1日

特許庁長官
Commissioner,
Patent Office

及 川 耕 造



出証番号 出証特2000-3070698

【書類名】 特許願

【整理番号】 46A996238

【提出日】 平成11年 9月17日

【あて先】 特許庁長官殿

【国際特許分類】 G06F 17/00

【発明の名称】 集積回路のノイズ及び電力の評価方法

【請求項の数】 5

【発明者】

 【住所又は居所】 神奈川県川崎市幸区小向東芝町1番地 株式会社東芝
 マイクロエレクトロニクスセンター内

 【氏名】 内野 琢

【特許出願人】

 【識別番号】 000003078

 【氏名又は名称】 株式会社 東芝

【代理人】

 【識別番号】 100083806

 【弁理士】

 【氏名又は名称】 三好 秀和

 【電話番号】 03-3504-3075

【選任した代理人】

 【識別番号】 100068342

 【弁理士】

 【氏名又は名称】 三好 保男

【選任した代理人】

 【識別番号】 100100712

 【弁理士】

 【氏名又は名称】 岩▲崎▼ 幸邦

【選任した代理人】

 【識別番号】 100100929

【弁理士】

【氏名又は名称】 川又 澄雄

【選任した代理人】

【識別番号】 100108707

【弁理士】

【氏名又は名称】 中村 友之

【選任した代理人】

【識別番号】 100095500

【弁理士】

【氏名又は名称】 伊藤 正和

【選任した代理人】

【識別番号】 100101247

【弁理士】

【氏名又は名称】 高橋 俊一

【選任した代理人】

【識別番号】 100098327

【弁理士】

【氏名又は名称】 高松 俊雄

【手数料の表示】

【予納台帳番号】 001982

【納付金額】 21,000円

【提出物件の目録】

【物件名】 明細書 1

【物件名】 図面 1

【物件名】 要約書 1

【プルーフの要否】 要

【書類名】 明細書

【発明の名称】 集積回路のノイズ及び電力の評価方法

【特許請求の範囲】

【請求項 1】 論理ゲートを複数段接続して構成される集積回路のノイズ及び電力の評価を行う方法であって、

集積回路の入力端子（以下、プライマリー・インプットと記す）の信号波形とその出現確率を用いて、第 1 段の論理ゲートの出力信号波形とその出現確率を求め、

前記プライマリー・インプットの信号波形とその出現確率及び／又は前記第 1 段の論理ゲートの出力信号波形とその出現確率を用いて、第 2 段の論理ゲートの出力信号波形とその出現確率を求め、同様に、

前記プライマリー・インプットの信号波形とその出現確率及び／又は第（ $n-1$ ）段以下の論理ゲートの出力信号波形とその出現確率を用いて、第 n 段（ n は自然数）の論理ゲートの出力信号波形とその出現確率を求めることにより、

集積回路内部の各段の各配線上に、所定時間内に生じる各信号波形の種類、その各信号波形の出現確率及び信号間相関を計算することを特徴とする集積回路のノイズ及び電力の評価方法。

【請求項 2】 請求項 1 に記載の集積回路のノイズ及び電力の評価方法であって、

$$P(W_A \wedge W_B)$$

$$= P(W_A) P(W_B) + \sum_{i=1}^n \sum_{\alpha < \beta} P(w_i^\alpha) P(w_i^\beta) (P(W_A | w_i^\alpha) - P(W_A | w_i^\beta)) (P(W_B | w_i^\alpha) - P(W_B | w_i^\beta))$$

$$- P(W_A | w_i^\beta)) (P(W_B | w_i^\alpha) - P(W_B | w_i^\beta))$$

を用いて、一の入力端子の基本波形を W_A 、他の入力端子の基本波形を W_B とした場合に、この基本波形の組み合わせが生じる確率 $P(W_A \wedge W_B)$ を求めることを特徴とする集積回路のノイズ及び電力の評価方法。

ただし、 w_i^α は i 番目のプライマリー・インプットの α 番目の基本波形を表

す。また、 n はプライマリー・インプットの個数を、 m_i は i 番目のプライマリー・インプットの基本波形の個数を表す。 $P(W_A | w_i^\alpha)$ は、条件付き確率を表し、 i 番目のプライマリー・インプットが α 番目の基本波形にあるという条件のもとで、基本波形 W_A が出現する確率である。

【請求項 3】 請求項 1 又は 2 に記載の集積回路のノイズ及び電力の評価方法であって、

$P(W_A \wedge W_B)$ に $P(W_A) * P(W_B)$ を代入するステップと、
 k 及び α の初期値を 1、 β の初期値を $\alpha + 1$ として、 $P(W_A \wedge W_B)$ に

$$P(w_i^\alpha)P(w_i^\beta) (P(W_A | w_i^\alpha) - P(W_A | w_i^\beta)) (P(W_B | w_i^\alpha) - P(W_B | w_i^\beta))$$

を加算するステップと、を含み、さらに、

β が、 $\alpha + 1$ から、前記他の入力端子の基本波形の種類数まで、1 ずつ増加され、かつ β が、1 ずつ増加される毎に新たに

$$P(w_i^\alpha)P(w_i^\beta) (P(W_A | w_i^\alpha) - P(W_A | w_i^\beta)) (P(W_B | w_i^\alpha) - P(W_B | w_i^\beta))$$

を前記 $P(W_A \wedge W_B)$ に加算する第 1 ループと、

β が、前記他の入力端子の基本波形の種類数に達する毎に、 α が 1 ずつ増加され、かつ α が 1 ずつ増加される毎に前記第 1 ループに戻り、かかる処理が α が前記一の入力端子の基本波形の種類数に達するまで繰り返される第 2 ループと、

α が、1 から、前記一の入力端子の基本波形の種類数に達する毎に、 k が 1 ずつ増加され、かつ k が 1 ずつ増加される毎に前記第 2 ループに戻り、かかる処理が k がプライマリー・インプット数に達するまで繰り返される第 3 ループとを有することを特徴とする集積回路のノイズ及び電力の評価方法。

【請求項 4】 請求項 1 乃至 3 に記載の集積回路のノイズ及び電力の評価方法であって、前記所定時間を複数の時間間隔に分割し、各分割範囲の境界における信号変化のパターンが同一であれば、各時間間隔内での挙動が異なっても同一の基本波形とみなすことを特徴とする集積回路のノイズ及び電力の評価方法

【請求項 5】 請求項 1 乃至 4 に記載の集積回路のノイズ及び電力の評価方法であって、集積回路内部の各配線に所定時間内に生じる各信号波形の種類、その各信号波形の出現確率の計算において、前記出現確率が所定値以下である前記信号波形を前記出現確率の計算に算入しないことを特徴とする集積回路のノイズ及び電力の評価方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明は、集積回路のノイズ及び電力の評価方法に関し、特に集積回路内の各信号線における信号波形、その出現確率及び信号間相関を考慮して集積回路のノイズ及び電力の評価を行なう方法に関する。

【0002】

【従来の技術】

L S I 微細加工技術の進歩により、大規模高集積回路を製造することが可能になった。しかし、回路の微細化および大規模化は、ノイズや消費電力の増大をもたらす。ノイズが増大すると、ノイズ対策に時間がとられ、L S I のコストが割高になる。また、消費電力が増大すると、機器のバッテリーが短時間で消耗したり、高価な放熱性パッケージを使用せざるを得ない、といった不利益が生じる。従って、設計の初期段階において、ノイズおよび電力を予測する必要がある。

【0003】

ノイズおよび電力を予測するためには、L S I 内部の回路動作を調べなくてはならない。ノイズおよび電力は、回路が動作するとき、すなわち電荷が消費されるときに生じるからである。回路の動作を調べる最も一般的な従来手法として、テストベクトルを用いた動作シミュレーション（計算機内部で回路動作を時系列的に追跡すること）を挙げることが出来る。

【0004】

例えば、VerilogXI、PowerMill、HSPICE等、大部分の市販の回路検証ツールがこの手法を用いている。動作シミュレーションの長所は精度が高いことである。

しかし、処理時間が長いという短所をもつ。回路の大規模化に伴い、処理時間はさらに長くなることが予想されるため、動作シミュレーションに基づく手法は、将来の技術として受け入れがたい。

【0005】

動作シミュレーションに代わる手法として、確率シミュレーションに基づく、いくつかの手法がある。一般に、確率シミュレーションに基づく手法の処理時間は、動作シミュレーションに基づく手法の処理時間に比べて、はるかに短い。その点で確率シミュレーションに基づく手法は、大規模回路を対象とする将来の技術として有望視されている。ただし、精度の点で動作シミュレーションに劣る。そのため、処理時間を短く保ったまま、いかにして精度を高めるかということが、確率シミュレーションに基づく手法の中心課題となる。以下、確率シミュレーションに基づく手法として次の2つを説明する。

【0006】

- (1) C R E S T (CuRent ESTimator)
- (2) B A M (Boolean Approximation Method)

C R E S T は、以下の論文で発表された。

【0007】

F.N.Najm, et.al "Probabilistic Simulation for Reliability Analysis of CMOS VLSI Circuits", IEEE Transactions on Computer-Aided Design, vol.9, no.4, pp.439-450, 1990

C R E S T の特徴は、複数のテストベクトルを統計的に合成した確率波形という概念を用いて、確率計算を併用した動作シミュレーションを行う点にある。図6に確率波形の例を示す。ブロック矢印の左側は4つのテストベクトル、右側はこれらのテストベクトルから合成した確率波形である。確率波形の上に書かれた数字のうち、四角形内の数字はその時刻に論理値が0から1へ遷移する確率、その他の数字はその時刻において論理値1をとる確率を示す。C R E S T の処理時間は、動作シミュレーション (H S P I C E) の約1000分の1である。しかし、空間的信号間相関を考慮することが困難なため、精度の点で動作シミュレーションに及ばない。

【0 0 0 8】

BAMは、特開平 8－2 4 9 3 7 2 に記載された、空間的信号間相関を考慮することの出来る手法である。空間的信号間相関の代表例として信号の分岐再収斂を挙げる。図 7 において、信号 A が Z まで伝わるのに、A→D→Z および A→E→Z の 2 つの経路がある。このような場合、信号 D と信号 E はともに同一信号 A の影響を受けるため、互いに独立な信号ではない。信号 D と信号 E が独立でないということは、信号 Z の動作に影響するため、ノイズおよび電力の予測精度に影響を与える。BAMは、信号間相関の第一次の影響まで考慮することにより、精度の向上を図っている。しかし、BAMは信号波形を考慮していないため、グリッチ（信号の到達時間差による誤動作）等、信号波形に起因するノイズおよび電力の成分の解析には適していない。

【0 0 0 9】

以下まとめると次のようになる。

【0 0 1 0】

【表 1】

手 法		処理時間	予測精度	信号波形	信号間相関
動作シミュレーション		長い	高い	考慮している	考慮している
確率シミュレーション	CREST	短い	比較的低い	考慮している	考慮していない
	BAM	短い	比較的低い	考慮していない	考慮している

【0 0 1 1】

【発明が解決しようとする課題】

前記の如く、動作シミュレーションは、処理時間が長いため将来技術として不適格である。一方、CRESTやBAMのような確率シミュレーションは、処理時間が短いという長所をもつが、信号波形と信号間相関の一方のみしか考慮していないため、予測精度に難点がある。従って、信号波形と信号間相関の双方を考慮できる技術が必要とされる。

【0 0 1 2】

信号波形と信号間相関を同時に考慮することは、回路の微細化に伴ってさらに

重要度を増す。その理由の一つとして、信号の全駆動容量に対する配線間容量の占める割合が増大することが挙げられる。配線間容量を介することにより、ある信号の動作は別の信号の動作に影響される。このことは異なる信号間の相関を考慮する必要があることを意味する。また、配線間容量を介した影響の大きさは、互いに影響し合う信号のスイッチング時間差に依存する。このことは、信号波形を考慮する必要があることを意味する。

【 0 0 1 3 】

【課題を解決するための手段】

請求項 1 に記載の発明は、論理ゲートを複数段接続して構成される集積回路のノイズ及び電力の評価を行う方法であって、集積回路の入力端子（以下、プライマリー・インプットと記す）の信号波形とその出現確率を用いて、第 1 段の論理ゲートの出力信号波形とその出現確率を求め、前記プライマリー・インプットの信号波形とその出現確率及び／又は前記第 1 段の論理ゲートの出力信号波形とその出現確率を用いて、第 2 段の論理ゲートの出力信号波形とその出現確率を求め、同様に、前記プライマリー・インプットの信号波形とその出現確率及び／又は第（ $n-1$ ）段以下の論理ゲートの出力信号波形とその出現確率を用いて、第 n 段（ n は自然数）の論理ゲートの出力信号波形とその出現確率を求めることにより、

集積回路内部の各段の各配線上に、所定時間内に生じる各信号波形の種類、その各信号波形の出現確率及び信号間相関を計算することを特徴とする。

【 0 0 1 4 】

請求項 2 に記載の発明は、請求項 1 に記載の集積回路のノイズ及び電力の評価方法であって、

$$P(W_A \wedge W_B)$$

$$= P(W_A) P(W_B) + \sum_{i=1}^n \sum_{\alpha < \beta} P(w_i^\alpha) P(w_i^\beta) (P(W_A | w_i^\alpha) - P(W_A | w_i^\beta)) (P(W_B | w_i^\alpha) - P(W_B | w_i^\beta))$$

$$- P(W_A | w_i^\beta) (P(W_B | w_i^\alpha) - P(W_B | w_i^\beta))$$

を用いて、一の入力端子の基本波形を W_A 、他の入力端子の基本波形を W_B とした場合に、この基本波形の組み合わせが生じる確率 $P(W_A \wedge W_B)$ を求めることを特徴とする。ただし、 w_i^α は i 番目のプライマリー・インプットの α 番目の基本波形を表す。また、 n はプライマリー・インプットの個数を、 m_i は i 番目のプライマリー・インプットの基本波形の個数を表す。 $P(W_A | w_i^\alpha)$ は、条件付き確率を表し、 i 番目のプライマリー・インプットが α 番目の基本波形にあるという条件のもとで、基本波形 W_A が出現する確率である。

【0015】

請求項3に記載の発明は、請求項1又は2に記載のノイズ及び電力の評価方法であって、 $P(W_A \wedge W_B)$ に $P(W_A) * P(W_B)$ を代入するステップと、 k 及び α の初期値を1、 β の初期値を $\alpha + 1$ として、 $P(W_A \wedge W_B)$ に

$$P(w_i^\alpha)P(w_i^\beta) (P(W_A | w_i^\alpha) - P(W_A | w_i^\beta)) (P(W_B | w_i^\alpha) - P(W_B | w_i^\beta))$$

を加算するステップと、を含み、さらに、 β が、 $\alpha + 1$ から、前記他の入力端子の基本波形の種類数まで、1ずつ増加され、かつ β が、1つ増加される毎に新たに

$$P(w_i^\alpha)P(w_i^\beta) (P(W_A | w_i^\alpha) - P(W_A | w_i^\beta)) (P(W_B | w_i^\alpha) - P(W_B | w_i^\beta))$$

を前記 $P(W_A \wedge W_B)$ に加算する第1ループと、 β が、前記他の入力端子の基本波形の種類数に達する毎に、 α が1ずつ増加され、かつ α が1つ増加される毎に前記第1ループに戻り、かかる処理が α が前記一の入力端子の基本波形の種類数に達するまで繰り返される第2ループと、 α が、1から、前記一の入力端子の基本波形の種類数に達する毎に、 k が1ずつ増加され、かつ k が1つ増加される毎に前記第2ループに戻り、かかる処理が k がプライマリー・インプット数に達するまで繰り返される第3ループとを有することを特徴とする。

【0016】

【発明の実施の形態】

本発明は、信号波形と信号間相関を同時に考慮に入れることの出来る確率計算手法を提供する。本発明により、グリッチや配線間容量を考慮した、高速で高精度なノイズおよび電力予測が可能となる。

【0017】

(1) 実施例 1

構成

実施例 1 では、図 2 を用いて本発明が提案する波形確率計算に基づく電力予測システムを説明する。本発明の電力予測システムが、従来の電力予測システムと異なる点は、信号波形と信号間相関を同時に考慮した波形確率計算機能を有する点である。

【0018】

まず、図 4 を用いて本発明の基本概念である波形確率について説明する。

【0019】

同期回路内の信号波形は、ある特定の時間間隔（以下、基本周期）で区切ることが出来る。通常、基本周期はクロック周期と同一である。基本周期内の波形パターンを基本波形という。信号波形を基本周期で区切ったものを、基本波形の列とみなすことが出来る。その列の中で、ある特定の基本波形が出現する割合をその基本波形の波形確率という。基本波形 W の波形確率を $P(W)$ と記述する。すなわち、

【数 1】

$$P(W) = \frac{\text{(基本波形 W の出現回数)}}{\text{(各基本波形の出現回数の総和)}}$$

例えば、図 4 において、0 から 1 に立ち上がる基本波形は、1, 3, 7, 9, 13 番目の基本周期に出現するため、出現回数は 5 である。一方、各基本波形の出現回数の総和は、明らかに 13 である。そのため、0 から 1 に立ち上がる基本波形の波形確率は $5/13$ となる。

【0020】

次に、図 2 を用いて本発明による電力予測システムを説明する。

【0021】

本発明の電力予測システムは、テクノロジー記述201、回路記述202、入力波形確率記述203を入力とし、遅延計算部204、波形確率計算部205、電力計算部206とから構成される処理を経て、電力予測結果207を出力する。以下、それぞれ詳しく説明する。

【0022】

テクノロジー記述201は、波形確率計算205に基づく電力予測に必要な情報を含む。具体的には、例えば以下の情報である。

【0023】

- ・セルの入力端子から出力端子までの信号の遅延を計算するためのパラメータ
- ・配線の単位長さあたりの容量、抵抗
- ・セルの各端子に割当られた、1回のスイッチング当たりの消費電力

回路記述202は、セル（MOSトランジスタで構成される機能ユニット）とネット（セル同士を結びつける金属配線）の接続情報を含む。

【0024】

入力波形確率記述203は、波形確率計算205の起点となる端子（プライマリー・インプット）における基本波形の種類、および前記各基本波形の波形確率に関する情報を含む。プライマリー・インプットとして、回路全体に対する入力信号、およびフリップ・フロップの出力信号をとる。フリップ・フロップの出力信号の基本波形および波形確率は、設計の初期段階（RTレベル等）での、遅延時間を無視した動作シミュレーションで求めることが出来る。

【0025】

遅延計算部204では、回路記述202とテクノロジー記述201をもとに、各セルの入力から出力までの遅延時間、およびあるセルの出力ピンから別のセルの入力ピンに到る経路のネット上の遅延時間を計算する。

【0026】

波形確率計算部205では、プライマリー・インプットの基本波形および波形確率を、回路内部へ伝播させ、各内部ネット上の信号の基本波形および波形確率を計算する。波形確率計算アルゴリズムについては後述する。

【0027】

電力計算部 206 では、各内部ネット上の信号の基本波形および波形確率から電力を計算する。CMOS 回路では、電力を計算するためには、前記信号の単位時間当たりのスイッチング回数を計算すれば良い。前記信号の単位時間当たりのスイッチング回数を波形確率から計算するには次の式を用いる。

【0028】

【数 2】

$$(\text{単位時間当たりのスイッチング回数}) = \frac{\sum_W (\text{基本波形 } W \text{ 内のスイッチング回数}) \times P(W)}{(\text{基本周期})}$$

ただし、和は前記信号の全ての基本波形に関する和である。

【0029】

以下、図 1 を用いて本発明の電力予測システムの基幹部となる波形確率計算部 205 のアルゴリズム（波形確率計算アルゴリズム）を説明する。

【0030】

波形確率計算アルゴリズムは次の処理群により構成される。

【0031】

- (1) 入力基本波形・波形確率をセット
- (2) ネット・ソート
- (3) ネットの波形確率計算

以下、それぞれの処理群について説明する。

【0032】

- (1) 入力基本波形・波形確率をセット

各プライマリー・インプットの全基本波形、波形確率を内部データ構造に記録する。

【0033】

- (2) ネット・ソート

プライマリー・インプットを起点に、各セルの入力側から出力側へとネットを辿ることにより、ネットに番号付けをする。このとき、ネットの番号付けは次の

条件を満たすように決める。

【 0 0 3 4 】

「任意のネット上の信号は、そのネットの番号より小さい番号のネット上の信号によって決定される。」

番号の小さいネットから順に処理することにより、プライマリー・インプットから回路の出力側へ順に確率計算を行うことが出来る。

【 0 0 3 5 】

(3) ネットの波形確率計算

ネット・ソートによる番号が (i - 1) 番目のネットまで処理が終了したと仮定して、第 i 番目のネットに関する処理を説明する。

【 0 0 3 6 】

まず、第 i 番目のネット N を取得する (S 1 0 9) 。次に、ネット N を出力として持つセルの入力ネット群 S を取得する (S 1 1 1) 。さらに、入力ネット群 S の基本波形の組み合わせ数を j とする (S 1 1 3) 。

【 0 0 3 7 】

基本波形の組み合わせ数 j が 1 より小でない場合 (S 1 1 5 で N O の場合) 、 j 番目の基本波形の組み合わせ T を取得し (S 1 1 9) 、 j 番目の基本波形の組み合わせ T に対するネット N の基本波形 U を計算する (S 1 2 1) 。

【 0 0 3 8 】

基本波形 U が登録されているか否かを検索し (S 1 2 3) 、登録されていない場合 (S 1 2 5 で N O の場合) 、基本波形 U を登録し (S 1 2 7) 、基本波形 U の波形確率 P (U) を 0 とする (S 1 2 9) 。

【 0 0 3 9 】

ステップ S 1 2 9 の後、又はステップ S 1 2 5 で Y E S の場合、組み合わせ T の起こる確率 Q を計算し (S 1 3 1) 、この確率 Q に確率 P (U) を加算したものを新たな確率 P (U) とする (S 1 3 3) 。

【 0 0 4 0 】

j から 1 を減算して新たな j とし (S 1 3 5) 、ステップ S 1 1 5 へ戻る。新たな j が 1 より小でない場合 (S 1 1 5 で N O の場合) 、ステップ S 1 1 9 から

ステップ S 1 3 5 の各ステップを繰り返す。新たな j が 1 より小である場合 (S 1 1 5 で YES の場合)、 i に 1 を加算して新たな i とする (ステップ S 1 1 7)。 i がネット数より大でない場合 (S 1 0 7 で NO の場合)、ステップ S 1 0 9 からステップ S 1 1 5 の各ステップを繰り返す。新たな i がネット数より大である場合 (S 1 0 7 で YES の場合)、終了する (ステップ S 1 3 7)。

【 0 0 4 1 】

i 番目のネットを出力とするセルの入力信号の番号は、 $(i - 1)$ 以下である。プライマリ・インプットを入力とするセルの出力を求め、次にその出力を入力とするセルの出力をもとめ、さらに次のセルの出力を求めるという方法を採用しているから、 i 番目のネットを出力とするセルの入力信号である $(i - 1)$ 番以下のネットの基本波形および波形確率は既知である。

【 0 0 4 2 】

出力信号 (i 番目のネット) の全基本波形の波形確率を計算するためには、以下のステップを実行する。

【 0 0 4 3 】

1. 入力信号の基本波形の各組み合わせに対し、2. から 6. を実行する。

【 0 0 4 4 】

2. 入力信号の基本波形の組み合わせに対し、出力信号に現れる基本波形 U を計算する (図 1 のステップ S 1 2 1)。

【 0 0 4 5 】

3. 前記出力信号の基本波形が内部データ構造に登録されているか検査する (ステップ S 1 2 3)。登録されていれば 5. へ進む。

【 0 0 4 6 】

4. 前記出力信号の基本波形 U を内部データ構造へ登録する (ステップ S 1 2 7)。前記基本波形の波形確率 $P(U)$ を 0 とする (ステップ S 1 2 9)。

【 0 0 4 7 】

5. 前記入力信号の基本波形の組み合わせが生じる確率 Q を計算する (ステップ S 1 3 1)。

【 0 0 4 8 】

6. P (U) に Q を加算する (ステップ S 1 3 3)。

【0 0 4 9】

上記手続きの主要部分は、ステップ 2 (図 1 のステップ S 1 2 1) とステップ 5 (図 1 のステップ S 1 3 1) である。

【0 0 5 0】

図 5 は本発明による波形確率計算の例の説明図である。以下、図 5 を用いて 2 入力セルに対する例を説明する。なお、多入力セルに対する拡張は容易に可能である。

【0 0 5 1】

2 入力セルの 2 つの入力端子を A, B、出力端子を Z とする。ステップ 2 (図 1 のステップ S 1 2 1) で、A, B の基本波形の組み合わせに対し、Z に出現する基本波形を求める。このときに、セルの遅延時間を考慮に入れる必要がある。図 5 は、A から Z への遅延時間が基本周期の $1/5$ 、B から Z への遅延時間が基本周期の $2/5$ であり、前記 2 入力セル 5 0 1 が AND ゲートである場合の例を示す。

【0 0 5 2】

ステップ 5 (図 1 のステップ S 1 3 1) で求めた A, B の基本波形の組み合わせが生じる確率を、Z に現れる基本波形の波形確率に加算する (図 1 のステップ S 1 3 3)。A, B の基本波形の組み合わせが生じる確率の計算方法を示す。A, B の基本波形をそれぞれ W_A , W_B とし、この組み合わせが生じる確率 $P(W_A \wedge W_B)$ とする。A, B の間に信号間相関が無い場合、

【数 3】

$$P(W_A \wedge W_B) = P(W_A) (W_B)$$

が成り立つ。

【0 0 5 3】

A, B の間に信号間相関がある場合には、特開平 8 - 2 4 9 3 7 2 に記載の方法を用いて得られる次の式 4、式 (5 - 1) を用いる。

【0 0 5 4】

【数 4】

$$P(W_A \wedge W_B)$$

$$= P(W_A) P(W_B) + \sum_{i=1}^n \sum_{\alpha < \beta} P(w_i^\alpha) P(w_i^\beta) (P(W_A | w_i^\alpha) - P(W_A | w_i^\beta)) (P(W_B | w_i^\alpha) - P(W_B | w_i^\beta))$$

$$- P(W_A | w_i^\beta)) (P(W_B | w_i^\alpha) - P(W_B | w_i^\beta))$$

【数 5】

$$P(W_A \wedge W_B | w_i^\alpha) = P(W_A | w_i^\alpha) \times P(W_B | w_i^\alpha) \\ (i=1, \dots, n; \alpha=1, \dots, m_i) \quad (5-1)$$

$$P(W_A \wedge W_B) \\ = \sum_{\alpha} P(W_A | w_1^{\alpha 1} \dots w_n^{\alpha n}) P(W_B | w_1^{\alpha 1} \dots w_n^{\alpha n}) P(w_1^{\alpha 1}) \dots P(w_n^{\alpha n}) \\ = \sum_{\alpha, \beta} P(W_A | w_1^{\alpha 1} \dots w_n^{\alpha n}) P(W_B | w_1^{\beta 1} \dots w_n^{\beta n}) \\ \times P(w_1^{\alpha 1} \wedge w_1^{\beta 1}) \dots P(w_n^{\alpha n} \wedge w_n^{\beta n}) \quad (5-2)$$

$$P(W_A) P(W_B) \\ = \sum_{\alpha, \beta} P(W_A | w_1^{\alpha 1} \dots w_n^{\alpha n}) P(W_B | w_1^{\beta 1} \dots w_n^{\beta n}) \\ \times P(w_1^{\alpha 1}) P(w_1^{\beta 1}) \dots P(w_n^{\alpha n}) P(w_n^{\beta n}) \quad (5-3)$$

$$P(W_A \wedge W_B) - P(W_A) P(W_B) \\ = \sum_i \sum_{\alpha, \beta} (P(w_i^{\alpha 1} \wedge w_i^{\beta 1}) - P(w_i^{\alpha 1}) P(w_i^{\beta 1})) \\ \times \sum_{\alpha, \beta} P(W_A | w_1^{\alpha 1} \dots w_n^{\alpha n}) P(W_B | w_1^{\beta 1} \dots w_n^{\beta n}) \\ \times P(w_i^{\alpha 1}) P(w_i^{\beta 1}) \dots P(w_n^{\alpha n}) P(w_n^{\beta n}) \\ = \sum_i \sum_{\alpha < \beta} P(w_i^{\alpha 1}) P(w_i^{\beta 1})$$

$$(P(W_A | w_i^{\alpha 1}) - P(W_A | w_i^{\beta 1})) (P(W_B | w_i^{\alpha 1}) - P(W_B | w_i^{\beta 1})) \quad (5-4)$$

ただし、 w_i^α は i 番目のプライマリー・インプットの α 番目の基本波形を表す。また、 n はプライマリー・インプットの個数を、 m_i は i 番目のプライマリー・インプットの基本波形の個数を表す。 $P(W_A | w_i^\alpha)$ は、条件付き確率

を表し、 i 番目のプライマリー・インプットが α 番目の基本波形にあるという条件のもとで、 A の基本波形 W_A が出現する確率である。

【0055】

式4は、以下の様にして導くことができる。信号間相関がある場合、式3の左辺は式(5-2)であり、式3の右辺は式(5-3)であるから、式(5-4)より、式4が得られる。

【0056】

式4、式(5-1)は、プライマリー・インプット同士の間信号間相関が無いと仮定して導かれた。プライマリー・インプット間に相関がある場合への拡張は容易である。相関のあるプライマリー・インプット群をグループ化し、上記 w_i^α を前記グループの基本波形の組み合わせとみなせばよい。

【0057】

式4、式(5-1)を用いて信号間相関を考慮に入れたという点が本発明の最も重要な特徴である。

【0058】

式4、式(5-1)を適用するにあたり、各信号の条件付確率 $P(W_A | w_i^\alpha)$ を計算しなければならない。しかし、プライマリー・インプットまで遡る必要は無く、式(5-1)を用いて前段のセルの入力波形確率から計算することができる。

【0059】

本発明と従来技術との違いを説明する。本発明は、確率シミュレータの一種であるため、明らかに従来技術の動作シミュレーションとは異なる。また、本発明は、式4、式(5-1)を用いて信号間相関を考慮しているという点において、従来技術CRESTとは異なる。さらに、本発明は、信号波形を考慮しているという点において、従来技術BAMとは異なる。

【0060】

作用（機能）

プライマリー・インプットの基本波形および波形確率をもとに、回路の全信号に対する基本波形および波形確率を、信号間相関を考慮して計算することが出来

る。また、セルおよびネットの遅延時間による波形の変形を考慮することが出来るため、グリッチによる消費電力を考慮することが出来る。

【0061】

効果

本発明の実施例 1 により、高速で高精度な電力予測が可能となり、設計期間短縮や L S I のパッケージの早期選択に効果がある。

【0062】

(2) 実施例 2

本実施例の構成は以下の通りである。実施例 2 では、実施例 1 で説明した電力予測方法を用いて、配線間容量を考慮に入れた電力予測が可能となることを説明する。互いに配線間容量のあるネットの集合の消費するエネルギー ΔE は次の式によって計算できる。

【0063】

【数 6】

$$\Delta E = \frac{1}{2} \sum_{ij} c_{ij} \Delta V_i \Delta V_j$$

ただし、 c_{ij} は、 i 番目のネットと j 番目のネット間の容量係数であり、対地容量 C_i 、配線間容量 C_{ij} とは次の関係がある。

【0064】

【数 7】

$$\begin{cases} C_i = \sum_j c_{ij} \\ C_{ij} = -c_{ij} \end{cases}$$

ΔV_i は、 i 番目のネットの電位変化である。

【0065】

式 6 によると、 i 番目のネットが単独でスイッチする場合 ($\Delta V_i \neq 0$, $\Delta V_j = 0$ ($j \neq i$)) と、複数のネットが同時にスイッチングする場合、例えば i

番目のネットと j 番目のネットが同時にスイッチングする場合 ($\Delta V_i \neq 0$, $\Delta V_j \neq 0$) とでは、消費エネルギーが異なる。

【0066】

実施例 1 の方法を用いることにより、同時スイッチングの起こる場合の電力を計算できる。例えば、 i 番目のネットの基本波形 W_i と、 j 番目のネットの基本波形 W_j とが同時にスイッチングする部分を含むとすると、その時のエネルギーを式 6 で、また、同時スイッチングが起こる確率を式 (5-1) で計算することが出来る。エネルギーを確率で重み付けして和をとれば、配線間容量を考慮した平均消費エネルギーを計算することが出来る。

【0067】

配線間容量のある 2 つのネットが同時にスイッチングしないが、スイッチングのタイミングが近く、互いの相互作用を無視出来ない場合は、同時スイッチング時の消費エネルギーと、独立にスイッチングする場合 (スイッチングのタイミングが離れている場合) の消費エネルギーとを補間することによって、消費エネルギーを見積もることが出来る。

【0068】

作用 (機能)

配線間容量を考慮した電力予測をおこなうことが出来る。

【0069】

効果

LSI の微細化に伴って増大する配線間容量の影響を考慮に入れることにより、高精度な電力予測が可能となる。

【0070】

(3) 実施例 3

構成

実施例 3 では、図 3 を用いて本発明が提案する波形確率計算に基づく電源ノイズ (LSI 内部から電源線を介して外部に漏れ出すノイズ) 予測システムを説明する。本発明の電源ノイズ予測システムが、従来の電源ノイズ予測システム異なる点は、信号波形と信号間相関を同時に考慮した波形確率計算機能を有する点で

ある。

【0071】

本発明の電源ノイズ予測システムは、電源配線記述301、テクノロジー記述302、回路記述303、入力波形確率記述304を入力とし、遅延計算部305、波形確率計算部306、ノイズ源電流計算部308、伝達関数計算部307、ノイズ計算部309とから構成される処理を経て、ノイズ予測結果310を出力する。以下、それぞれを詳しく説明する。

【0072】

電源配線記述301は、電源線の幾何学的情報と、セルおよび電源線同士の接続情報を含む。よく使われる回路記述法には、電源線記述と回路記述を混在させる場合が多いが、処理の流れを明確化するために、ここでは敢えて分けた。

【0073】

テクノロジー記述302は、波形確率計算に基づく電力予測に必要な情報を含む。具体的には、例えば以下の情報である。

【0074】

- ・セルの入力端子から出力端子までの信号の遅延を計算するためのパラメータ
- ・セルの入出力端子がスイッチングしたときのセルの電源線に流れる電流
- ・電源配線、セル間配線の単位長さあたりの容量、抵抗、インダクタンス

回路記述303は、セルとネットの接続情報を含む。

【0075】

入力波形確率記述304は、波形確率計算の起点となる信号（プライマリー・インプット）における基本波形の種類、および前記各基本波形の波形確率に関する情報を含む。プライマリー・インプットとして、回路全体に対する入力信号、およびフリップ・フロップの出力信号をとる。フリップ・フロップの出力信号の基本波形および波形確率は、設計の初期段階（RTレベル等）での、遅延時間を無視した動作シミュレーションで求めることが出来る。

【0076】

遅延計算部305では、回路記述とテクノロジー記述をもとに、各セルの入力から出力までの遅延時間、およびあるセルの出力ピンから別のセルの入力ピンに

至る経路のネット上の遅延時間を計算する。

【 0 0 7 7 】

波形確率計算部 3 0 6 では、プライマリー・インプットの基本波形および波形確率を、回路内部へ伝播させ、各内部ネット上の信号の基本波形および波形確率を計算する。実施例 1 の波形確率計算アルゴリズムを用いる。

【 0 0 7 8 】

ノイズ源電流計算部 3 0 8 では、各セルの電源ピンに流れる電流とその出現確率を計算する。具体的には、以下のようにする。各セルにおいて、入出力信号の基本波形の各組み合わせに対し、テクノロジー記述の情報から、前記組み合わせが生じた場合に前記セルの電源ピンに流れる電流波形（以下、基本電流波形）を計算する。前記基本電流波形の出現確率（以下、電流波形確率）は、前記組み合わせの出現確率に等しい。この出現確率は、波形計算アルゴリズムと同様にして、式 4 を繰り返し適用することによって得られる。入出力信号の基本波形の異なる組み合わせが、同一の基本電流波形をもたらす場合には、前記組み合わせの出現確率の和をとる。以上の手続きを実行することにより、各セルの基本電流波形および電流波形確率を求めることが出来る。

【 0 0 7 9 】

伝達関数計算部 3 0 7 では、ノイズ源となるセルの電源ピンから、ノイズの受け手となる電源パッドにいたる伝達関数を、AWE 等の近似手法を用いて計算する。

【 0 0 8 0 】

ノイズ計算部 3 0 9 では、ノイズ源（セル）の基本電流波形および電流波形確率と、伝達関数から、電源パッドにおけるノイズ強度の周波数分布を計算する。具体的には以下のようにする。

【 0 0 8 1 】

電源パッドにおけるノイズ強度の 2 乗平均値 $\langle | I_{OUT}(\omega) |^2 \rangle$ は、次の式によって表すことが出来る。

【 0 0 8 2 】

【数 8】

$$\langle |I_{OUT}(\omega)|^2 \rangle = \sum_{ij} (G_i(\omega))^* G_j(\omega) A_{ij}(\omega)$$

【数 9】

$$A_{ij}(\omega) = \sum_{\alpha, \beta} (\hat{I}_i^\alpha(\omega))^* \hat{I}_j^\beta(\omega) F_{ij}^{\alpha\beta}(\omega)$$

【数 10】

$$F_{ij}^{\alpha\beta}(\omega) = \frac{1}{N^2} \sum_{m=0} \sum_{n=0} e^{\sqrt{-1}\omega T(m-n)} P((m, I_i^\alpha) \wedge (n, I_j^\beta))$$

ただし、*は複素共役を表し、 ω は角周波数、 T は基本周期、 N はノイズを測定する時間を基本周期で割ったもの、 i, j はノイズ源の番号、 α, β はそれぞれ i 番目、 j 番目のノイズ源における基本電流波形の番号、 I_i^α, I_j^β はそれぞれ i 番目、 j 番目のノイズ源における α 番目、 β 番目の基本電流波形、 G_i は i 番目のノイズ源から電源パッドまでの伝達関数、 $P((m, I_i^\alpha) \wedge (n, I_j^\beta))$ は、サイクル m で i 番目のノイズ源に基本電流波形 I_i^α が現れ、サイクル n で j 番目のノイズ源に基本電流波形 I_j^β が現れる確率である。また、 $\hat{\cdot}$ は Fourier 変換を表し、次の式によって定義される。

【0083】

【数 11】

$$\hat{I}_i^\alpha(\omega) = \frac{1}{T} \int_0^T dt e^{\sqrt{-1}\omega t} I_i^\alpha(t)$$

$P((m, I_i^\alpha) \wedge (n, I_j^\beta))$ を正確に求めるには、波形確率の時間的相関（異なるサイクル間の相関）および空間的相関（異なるノイズ源間の相関）を考慮して計算する必要がある。しかし、その処理に要する時間は、

【数 12】

(ノイズ源の個数)² × (基本電流波形の個数)² × (サイクル数 N)² に比例するため、非常に長くなると予想される。そこで近似手法を用いる必要がある。以下、近似手法の一例を示す。

【0084】

(1) $i \neq j$ の場合

(1. 1) $m \neq n$ の場合

時間的相関、空間的相関を無視する。すなわち、

【数 1 3】

$$P((m, I_i^\alpha) \wedge (n, I_j^\beta)) \equiv P(I_i^\alpha) P(I_j^\beta)$$

(1. 2) $m = n$ の場合

同時刻の場合であるため、空間的相関のみ考慮すればよい。式 4 と同様に計算する。

【0 0 8 5】

(2) $i = j$ の場合

ノイズ源が同一であるため、空間的相関の問題は起こらない。時間的相関だけを考慮すれば良い。時間的相関を考慮するため、波形遷移確率という概念を導入する。ある信号において、サイクル 0 に基本波形 W^α が出現した場合、次のサイクル 1 に基本波形 W^β が出現する確率を W^α から W^β への波形遷移確率と呼び、 $P(W^\alpha \rightarrow W^\beta)$ と記述する。波形遷移確率は条件付確率に他ならない。すなわち、次の等式が成り立つ。

【0 0 8 6】

【数 1 4】

$$P(W^\alpha \rightarrow W^\beta) = \frac{P((0, W^\alpha) \wedge (1, W^\beta))}{P(W^\alpha)}$$

各信号の波形遷移確率は、式 4 と同様の式を用いることによって計算することが出来る。セルの電源ピンにおける基本電流波形の遷移確率（以下、電流波形遷移確率）は、電流波形確率と同様にして、入出力信号の波形遷移確率から計算することが出来る。電流波形遷移確率と電流波形確率がわかれば、マルコフ性仮定することにより、 $P((m, I_i^\alpha) \wedge (n, I_j^\beta))$ を計算することが出来る。

【0 0 8 7】

作用（機能）

回路内の各セル（ノイズ源）から電源配線を介して電源パッドに出現する電源ノイズの平均強度を、波形確率計算によって予測することが出来る。

【 0 0 8 8 】

効果

高速で高精度な電源ノイズ予測が出来るため、早期にノイズ対策を行うことが出来、設計期間短縮に貢献する。

【 0 0 8 9 】

（ 4 ） 実施例 4

構成

波形確率計算において、ある信号の基本波形の数が非常に多くなり、処理時間が長くなることがある。それを避けるために、次の処理のいずれか、または全てを行う。

【 0 0 9 0 】

（ 1 ） 基本周期をいくつかのブロックに分割し、各ブロックの境界における信号変化のパターン（ $0 \rightarrow 0$ ， $0 \rightarrow 1$ ， $1 \rightarrow 0$ ， $1 \rightarrow 1$ ）が同一の基本波形をひとつの基本波形にまとめあげる。

（ 2 ） 他に比べて波形確率の小さな基本波形を無視する。

【 0 0 9 1 】

作用（機能）

波形確率計算を効率的に行うことが出来る。

【 0 0 9 2 】

効果

処理時間短縮に寄与するため、設計期間短縮に貢献する。

【 0 0 9 3 】

【 発明の効果 】

前記の如く、本発明は、プライマリー・インプットの基本波形および波形確率をもとに、回路の全信号に対する基本波形および波形確率を、信号間相関を考慮して計算することができ、また、セルおよびネットの遅延時間による波形の変形

を考慮することができるため、グリッチによる消費電力を考慮することができる。

【 0 0 9 4 】

このため、高速で高精度な電力予測が可能となり、設計期間短縮や L S I のパッケージの早期選択が可能となる。

【 0 0 9 5 】

また、本発明は、配線間容量を考慮した電力予測をおこなうことができるため、L S I の微細化に伴って増大する配線間容量の影響を考慮に入れて、より高精度な電力予測が可能となる。

【 0 0 9 6 】

また、本発明は、回路内の各セル（ノイズ源）から電源配線を介して電源パッドに出現する電源ノイズの平均強度を、波形確率計算によって予測することができるため、高速で高精度な電源ノイズ予測ができ、早期にノイズ対策を行うことを可能とし、設計期間短縮に貢献する。

【 0 0 9 7 】

さらに、本発明は、基本波形をまとめあげることや、小さな基本波形を無視することにより、波形確率計算を効率的に行うことができ、処理時間短縮を可能とし、より一層設計期間短縮に貢献する。

【 0 0 9 8 】

本発明は、C R E S T では認識できない違いを認識できる。例えば、時刻 1、時刻 2 に遷移確率をもつ C R E S T の確率波形だけ与えられても、それが次のうちどちらかということ判断することは出来ない場合がある。

【 0 0 9 9 】

(1) 時刻 1、時刻 2 で遷移する波形と、一定値の波形の統計的平均

(2) 時刻 1 で遷移する波形と、時刻 2 で遷移する波形の統計的平均

一方本発明では、波形そのものを確率的なイベントとして見ているため、(1) と (2) を区別することができる。もし、次段のゲートがインバーターで、立ち上がり遅延時間と立ち下がり遅延時間が異なる場合、(1) の波形は遷移部分が消失する可能性がある。つまり、立ち上がりの前に立ち下がりがくると、波形

が変化する暇がなく、一定値の波形になる。一方（２）の場合は遷移部分が消失することはない。遷移部分のある無しは、電力・ノイズの予測精度に影響する。以上から（１）と（２）を区別することの出来る本発明は、区別することの出来ないCRESTに比べ、予測精度が高い。

【0100】

また、従来のBAMでは、確率として信号確率、スイッチング確率のみを対象としていた。本発明では、波形の確率（CRESTの確率波形とは異なる）という概念を持ち込み、それに対しても従来のBAMと同様の式で信号間相関を考慮した確率計算ができる。本発明は、確率計算の対象が違うという点で従来のBAMとは異なる。そして、上記確率計算の対象を変えたという小さな違いにも関わらず、遅延を考慮に入れることが出来るようになるため、確率計算の精度が飛躍的に向上する。

【図面の簡単な説明】

【図１】

本発明による波形確率計算アルゴリズムを説明するためのフローチャートである。

【図２】

本発明の実施例１のシステムを説明するための図である。

【図３】

本発明の実施例３のシステムを説明するための図である。

【図４】

本発明の基本概念である波形確率を説明するための図である。

【図５】

本発明による波形確率計算の例を説明するための図である。

【図６】

従来技術（CREST）の基本概念である確率波形を説明するための図である。

【図７】

分岐再収斂による信号間相関を説明するための図である。

【符号の説明】

2 0 1 テクノロジー記述

2 0 2 回路記述

2 0 3 入力波形確率記述

2 0 4 遅延計算部

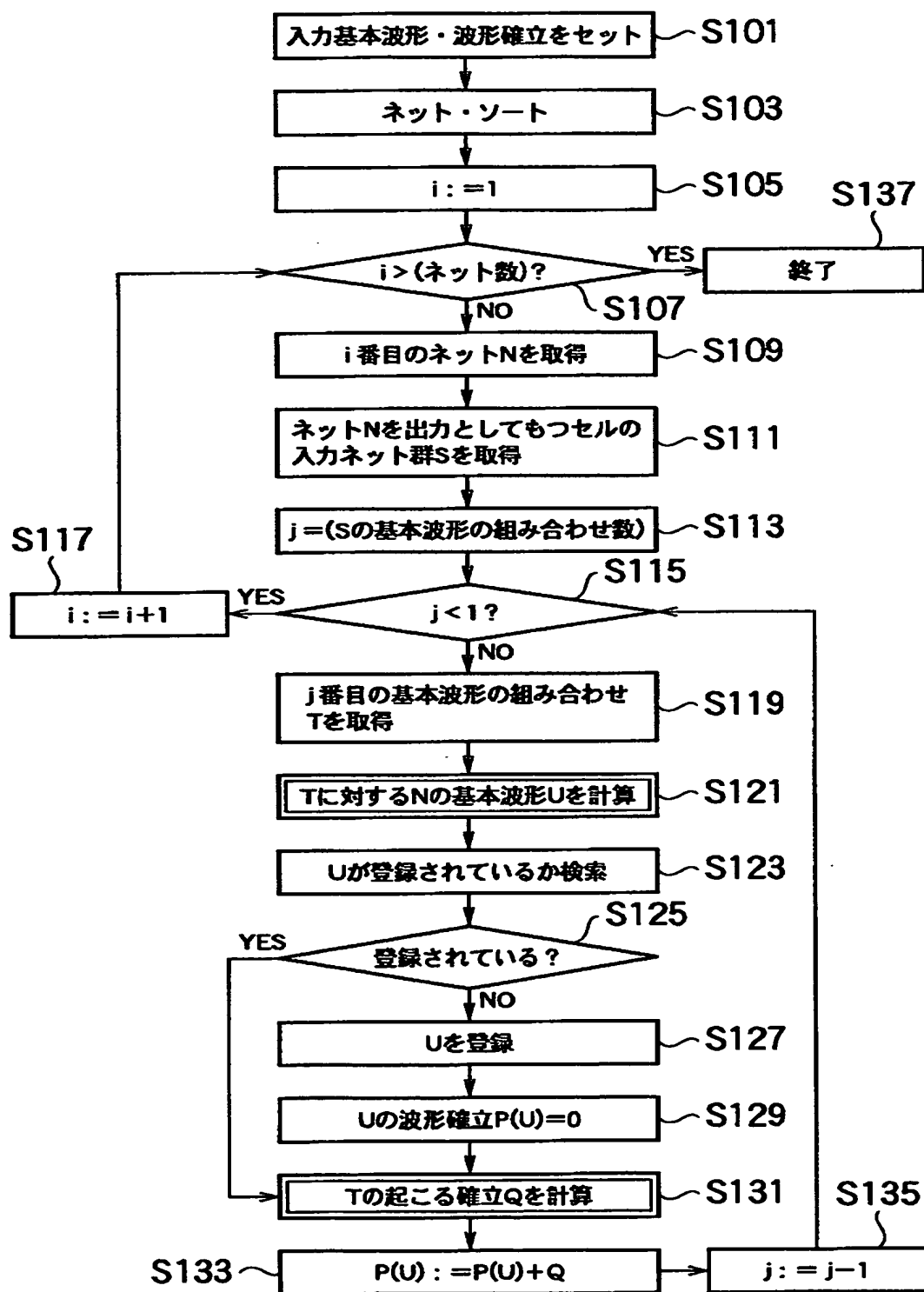
2 0 5 波形確率計算部

2 0 6 電力計算部

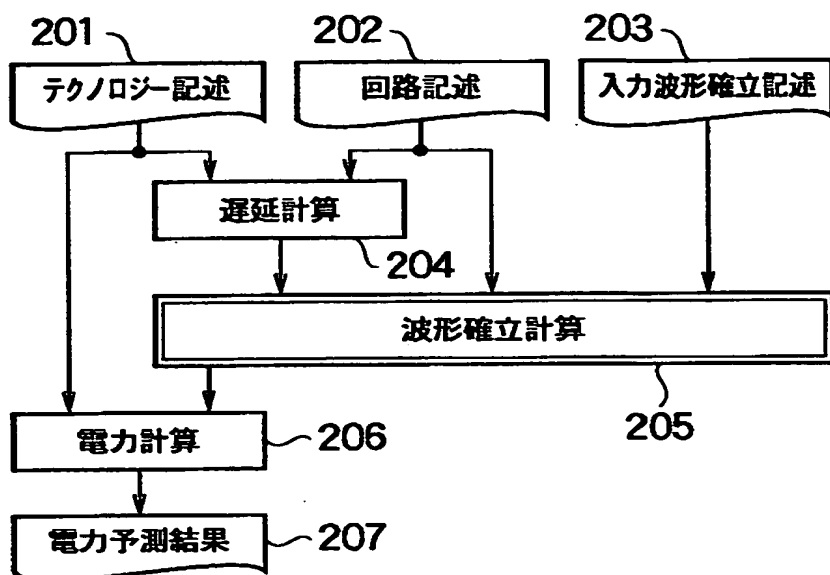
2 0 7 電力予測結果

【書類名】 図面

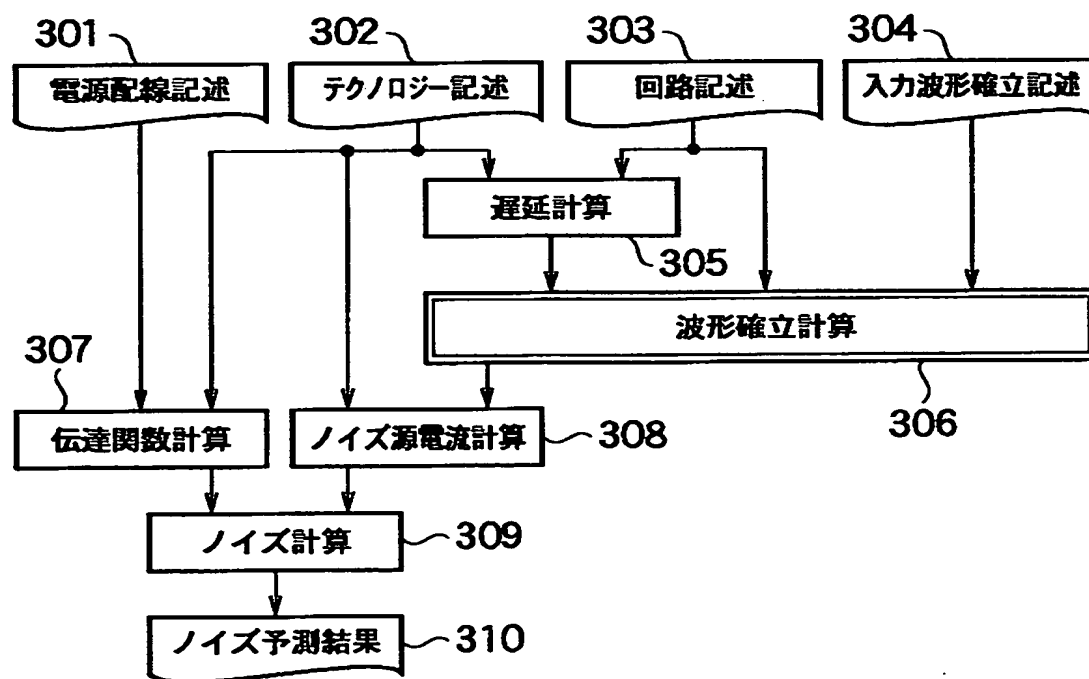
【図 1】



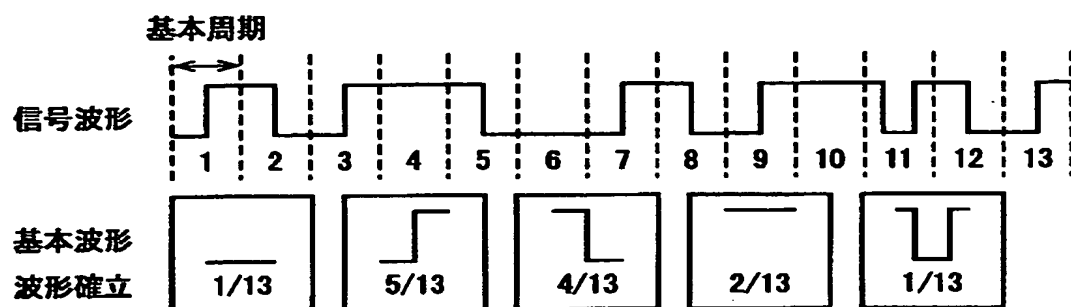
【図 2】



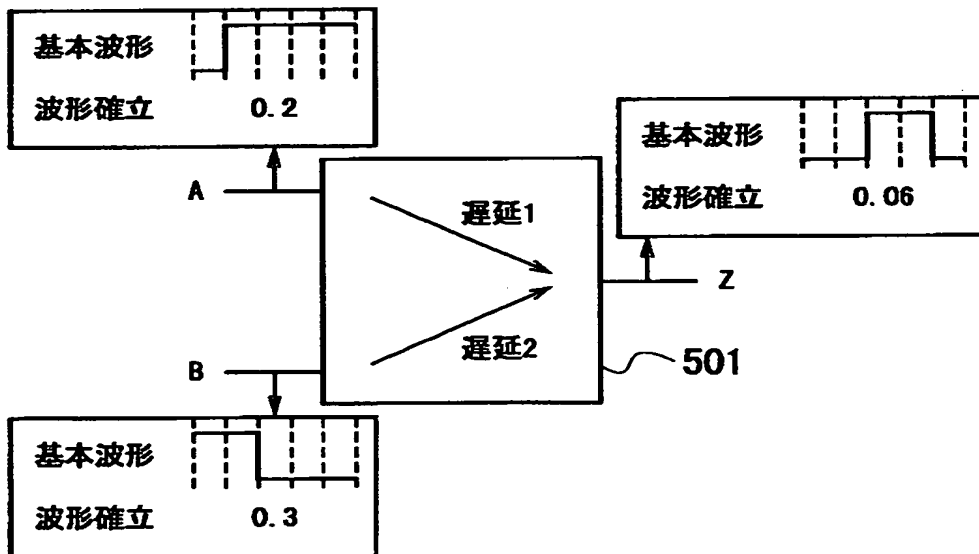
【図 3】



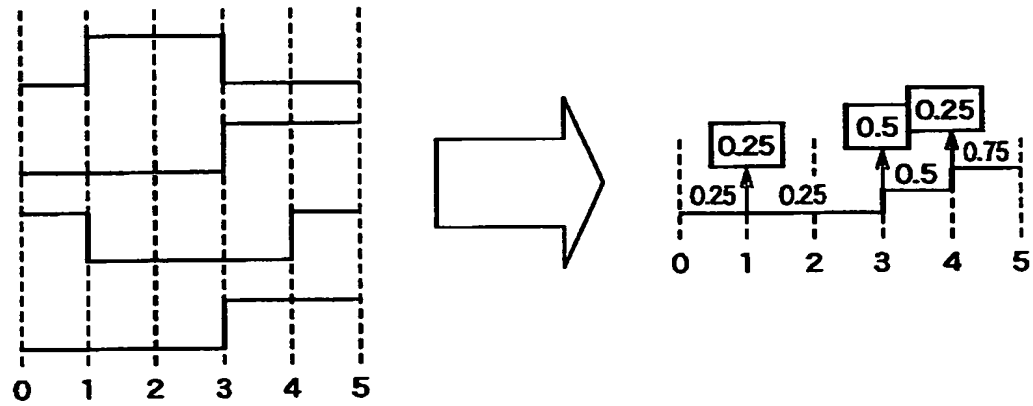
【图 4】



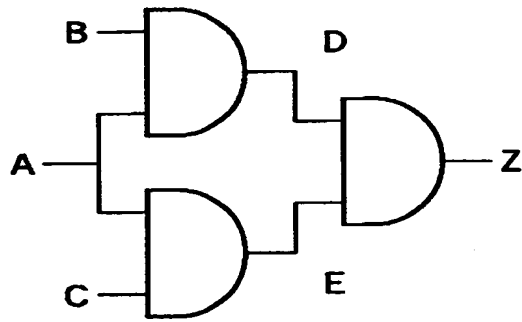
【图 5】



【图 6】



【图 7】



【書類名】 要約書

【要約】

【課題】 信号波形と信号間相関を同時に考慮に入れることの出来る確率計算手法を提供する。

【解決手段】 j 番目の基本波形の組み合わせ T を取得し (S 1 1 9)、 j 番目の基本波形の組み合わせ T に対するネット N の基本波形 U を計算する (S 1 2 1)。組み合わせ T の起こる確率 Q を計算し (S 1 3 1)、この確率 Q に確率 $P(U)$ を加算したものを新たな確率 $P(U)$ とする (S 1 3 3)。

【選択図】 図 1

出 願 人 履 歴 情 報

識別番号 [0 0 0 0 0 3 0 7 8]

1. 変更年月日	1 9 9 0 年 8 月 2 2 日
[変更理由]	新規登録
住 所	神奈川県川崎市幸区堀川町 7 2 番地
氏 名	株式会社東芝